

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

An automatic system for adjusting the output impedance of fast CMOS drivers.

Patent number: DE69019621T
Publication date: 1995-12-07
Inventor: BELLA VALTER (IT); SALERNO FRANCO (IT);
SARTORI MARIO (IT)
Applicant: CSELT CENTRO STUDI LAB TELECOM (IT)
Classification:
- **International:** H03K19/0185; H03K19/00; H04L25/12
- **European:**
Application number: DE19906019621T 19900725
Priority number(s): IT19890067631 19890726

Also published as:



EP0410402 (A2)
US5095231 (A1)
EP0410402 (A3)
EP0410402 (B1)
IT1232421 (B)

more >>

Abstract not available for DE69019621T
Abstract of correspondent: EP0410402

An automatic system for adjusting the output impedance of fast CMOS drivers, wherein the output impedance of a plurality of slaved drivers is adjusted by a circuit for measuring and correcting mismatch between the output impedance of one of the drivers, taken as reference and dedicated to this aim, and the impedance at the input of a reference transmission line, equal to the lines connected to the other drivers.

The measuring of the output impedance of the reference driver (DM) is indirectly effected by inserting at the reference driver input (2, 3) a clock signal and by periodically measuring the output on the reference transmission line (L) in correspondance with the positive half-period center.

The measured voltage is sent to a comparator (CO) whereby it is compared with a reference level equal to half the maximum level present in the line under matching conditions and, according to the comparison result, a signal is supplied capable of charging or discharging a capacitor (C1), across whose terminals a voltage controlling the driver output impedance is available.



Data supplied from the esp@cenet database - Worldwide

Anneld.



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Übersetzung der
europäischen Patentschrift

⑧7 EP 0 410 402 B1

⑩ DE 690 19 621 T 2

⑤1 Int. Cl.⁶:
H 03 K 19/0185
H 03 K 19/00
H 04 L 25/12

②1	Deutsches Aktenzeichen:	690 19 621.0
⑧6	Europäisches Aktenzeichen:	90 114 220.8
⑧6	Europäischer Anmeldetag:	25. 7. 90
⑧7	Erstveröffentlichung durch das EPA:	30. 1. 91
④6	Veröffentlichungstag der Patentansprüche in deutscher Übersetzung:	30. 4. 92
⑧7	Veröffentlichungstag der Patenterteilung beim EPA:	24. 5. 95
④7	Veröffentlichungstag im Patentblatt:	7. 12. 95

③0 Unionspriorität: ③2 ③3 ③1
26.07.89 IT 6763189

⑦3 Patentinhaber:
CSELT-Centro Studi e Laboratori Telecomunicazioni
S.p.A., Turin/Torino, IT

⑦4 Vertreter:
Lederer, Keller & Riederer, 80538 München

⑧4 Benannte Vertragsstaaten:
DE, FR, GB, IT, NL, SE

⑦2 Erfinder:
Bella, Valter, Torino, IT; Salerno, Franco, Alpignano
(TO), IT; Sartori, Mario, Torino, IT

⑤4 Ein automatisches System zum Anpassen der Ausgangsimpedanz von schnellen CMOS-Treibern.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 690 19 621 T 2

DE 690 19 621 T 2

Lederer, Keller & Riederer, Postfach 2664, D-84010 Landshut

Europäisches Patent 0 410 402
(Europäische Patentanmeldung 90 114 220.8)
CSELT Centro Studi e Laboratori
Telecomunicazioni S.p.A.
Turin, Italien

**D-84010 Landshut
Postfach 26 64**

(84028 Landshut, Freyung 615)
Telefon (08 71) 2 21 70
Telefax (08 71) 2 21 43

Ein automatisches System zum Anpassen der Ausgangsimpedanz
von schnellen CMOS-Treibern

5

Die Erfindung betrifft digitale elektronische Schaltungen und bezieht sich speziell auf ein automatisches System zum Justieren der Ausgangsimpedanz von schnellen CMOS-Treibern.

10

Wenn ein Treiber einen digitalen Fluß über eine Übertragungsleitung zu einem entfernten Empfänger senden soll, kann dies bekanntlich einige Probleme in dem Fall bereiten, in dem es keine gute Anpassung zwischen der Leitungsimpedanz der Übertragungsleitung und den Eingangs- und Ausgangsimpedanzen der mit ihr verbundenen Schaltungen gibt. Allgemein gibt es in diesen Fällen Leistungsverluste und mehrfache Reflexionen, die eine Erhöhung der Fehlerwahrscheinlichkeit für den Symbolempfang bewirken können, da zu einem gegebenen Zeitpunkt außer dem im vorliegenden Zeitintervall übertragenen Symbol am Empfänger die Symbole vorliegen, die in den vorhergehenden Zeitintervallen gesendet wurden und durch die Leitungsenden reflektiert wurden.

20

25

Diese Nachteile können überwunden werden, wenn wenigstens die Ausgangsimpedanz des Treibers der charakteristischen Impedanz oder dem Wellenwiderstand der Leitung gleichgemacht wird: Obwohl es hierbei eine Fehlanpassung am mit dem Empfän-

ger verbundenen Leitungsausgang gibt und die Eingangsimpedanz einer eher langen Leitung nahezu gleich der charakteristischen Leitungsimpedanz ist, würde dies eine Reflexion am entfernten Ende der Leitung zur Folge haben, wobei jedoch das reflektierte Signal eingangsseitig von der Ausgangsimpedanz des Treibers absorbiert wird, deren Wert gleich der Leitungsimpedanz ist, so daß mehrfache Reflexionen vermieden werden.

Unter diesen Bedingungen empfängt der Empfänger nur das direkte Signal, dessen Amplitude die zweifache Breite aufweist als ein Effekt der Überlappung zwischen dem direkten Signal und dem unmittelbar reflektierten Signal, und zwar einleuchtenderweise unter der Hypothese, daß die Eingangsimpedanz des Empfängers höher ist als die charakteristische Leitungsimpedanz.

Es ist jedoch nicht einfach, Treiber zu bauen, deren Ausgangsimpedanz gleich der charakteristischen Impedanz der üblichen Übertragungsleitungen ist, und zwar wegen der unvermeidlichen Variationen aufgrund von Toleranzen beim Herstellungsprozeß. Außerdem können die selben Übertragungsleitungen Toleranzen in der charakteristischen Impedanz aufweisen. Es ist deshalb ratsam, an ein automatisches System zum Justieren der Treiberausgangsimpedanz so, daß man eine gute Anpassung an die Leitung unabhängig von Herstellungstoleranzen und zufälligen Schaltungsvariationen erhält, zu denken.

Es ist auch zweckmäßig, wenn die Treiberausgangsimpedanz gleich der charakteristischen Leitungsimpedanz gemacht wird, ohne daß ein zusätzlicher externer Widerstand verwendet wird, um so eine Übergröße der Ausgangsschaltung mit folglichem Geschwindigkeitsverlust und mit Leistungsverbrauch zu vermeiden.

Eine Lösung dieses Problems ist in dem Artikel "A Self-Terminating Low-Voltage Swing CMOS Output Driver" von Thomas F. Knight und anderen, veröffentlicht in IEEE Journal of Solid State Circuits, Band 23, Nr. 2, April 1988, beschrieben.

Gemäß dieser Lösung wird die Ausgangsimpedanz einer Mehrzahl von Treibern, die in der selben integrierten Schaltung enthalten sind, durch eine geeignete Schaltung gesteuert, die ebenfalls in der selben integrierten Schaltung untergebracht ist, einschließlich eines Treibers, der den gesteuerten Treibern analog ist, und eines Empfängers. Der Steuertreiber sendet ein Taktsignal, das örtlich allein zum Zweck der Steuerung erzeugt wird, auf eine Länge der Sendeleitung mit den gleichen Charakteristiken wie denen von denjenigen Leitungen, die mit den Ausgängen der gesteuerten Treiber verbunden sind. Der Leitungsausgang ist mit dem Empfängereingang verbunden, der aus dem empfangenen Signal ein Aktivierungssignal extrahiert, welches mit den Übergängen des logischen Pegel synchronisiert ist.

Die Spannung am Eingang der Referenzleitung wird stetig durch einen Schwellenkomparator gelesen, der sie mit einer Schwellenspannung eines Werts gleich dem halben Maximalwert der Ausgangsspannung des Treibers unter Anpassungsbedingungen vergleicht.

Die Information am Ausgang des Komparators kann nur zu dem Zeitpunkt als gültig angesehen und für Steuerzwecke verwendet werden, zu dem der Empfänger einen Übergang auf der Leitung nach einer Verzögerung festgestellt hat, die die Fortschreitungszeit auf der Referenzleitung geringfügig übersteigt, was es der Leitungsspannung erlaubt, sich auf einem Pegel zu stabilisieren, der vom Wert des Reflexionskoeffizienten auf der Senderseite abhängt.

Es ist klar, daß im Fall der Impedanzanpassung zwischen der Treiberleitung und der Referenzleitung die Spannung am Leitungseingang beim Senden einer Flanke gleich dem halben Maximalwert der Ausgangsspannung am senderseitigen Ende ist, mit der Folge, daß in diesem Fall der Komparator keinerlei Ausgangssignal liefert. Liegt umgekehrt keine Anpassung vor, so wird die sich auf die algebraische Differenz im Bezug zur Schwelle beziehende Information dazu verwendet, eine gepulste Spannung zwischen den Klemmen eines Kondensators hoher Kapazität, der außerhalb der integrierten Schaltung angeordnet

ist, zu variieren. Die Amplitude dieser Spannung verändert sich deshalb in Funktion vom Reflexionskoeffizienten am Eingang der Referenzleitung.

Die CMOS-Treiber-Ausgangsimpedanz kann dadurch gesteuert werden, daß man die Steuerelektroden-Spannung der beiden Transistoren der Ausgangsstufe innerhalb bestimmter Grenzen variiert, die durch die geometrischen Abmessungen der Transistoren selbst bestimmt sind. Zum Erhalten dieser Steuerung müssen die Vortreiberstufen mit einer geeigneten Spannung gespeist werden, die im Fall der in dem genannten Artikel beschriebenen Lösung die gepulste Spannung ist, die an den Klemmen der externen Kapazität auftritt. Diese Spannung paßt außer dem Anpassen der Ausgangsimpedanz des Referenztreibers an die Referenzleitung auch die Ausgangsimpedanz all der anderen darangeketteten Treiber an, indem sie dazu verwendet wird, auch die anderen Vortreiberstufen zu speisen.

Sofern die Leitungsspannung die Spannungsschwelle am Komparatoreingang überschreitet, wird der Kondensator stetig durch eine eigene nicht vernachlässigbare Leistungsschaltung entladen, und zwar aufgrund des erheblichen externen Kapazitätswerts, während im entgegengesetzten Fall der Kondensator geladen wird und Strom an alle die Vortreiberstufen beim Übergang liefert, bis zum Erhalten eines optimalen Werts, der dem Impedanzanpassungszustand entspricht.

Diese Schaltung weist jedoch eine Anzahl von Nachteilen auf. Ein erster Nachteil ergibt sich aufgrund der Tatsache, daß während der anfänglichen Justierphase an beiden Leitungen eine Impedanz-Fehlanpassung herrscht und somit der Zustand der mehrfachen Reflexion vorliegt. Folglich kann, wenn eine reflektierte Flanke zum Emitter zurückkehrt und dadurch die Höhe der Leitungsspannung in der Zeitspanne ändert, in der die Information als gültig akzeptiert wird, ein Fehler erzeugt werden, der die Schaltung in einen schwer vorstellbaren Justierungszustand versetzt.

Ein weiterer Nachteil ergibt sich durch die Antwortzeit des Schwellenkomparators, die viel niedriger sein muß als die durch die Referenz-Übertragungsleitung eingeführte Verzögerung.

5 rung, da zur Zeit, zu der der Empfänger den Pegelübergang zum Erzeugen des Signals, das das Lesen der Leitungsspannung aktiviert, entdeckt hat, der Komparatorausgang auf dem stationären Wert stehen muß. Diese von der Leitungslänge abhängige Verzögerung ist üblicherweise sehr klein (in der Größenordnung von ns), da die Leitung kurz ist. Außerdem muß, wenn ein niedriger Fehler erwünscht ist, die Spannungsdifferenz an den Komparatoreingängen sehr niedrig sein, was einen sehr diffizilen Komparator erfordert.

10 Schließlich benötigt diese Schaltung einen großen Kondensator, der nicht integrierbar ist und somit außerhalb anzuordnen ist. Auch benötigt das Treiben dieses Kondensators Leistungsschaltungen mit der Folge eines Geschwindigkeitsverlusts.

15 Diese Nachteile werden überwunden durch das von der Erfindung geschaffene automatische System zum Justieren der Ausgangsimpedanz schneller CMOS-Treiber, das nicht während der anfänglichen Ausgangsimpedanzjustierung den Zustand mehrfacher Reflexionen aufweist, keinen Hochleistungs-Schwellenkomparator erfordert, desgleichen keinen großen, schwierig zu integrierenden Kondensator benötigt und die gegenseitige Interferenz zwischen gesteuerten Treibern vermeidet.

20 Die Erfindung schafft ein automatisches System zum Anpassen der Ausgangsimpedanz schneller CMOS-Treiber, bei dem
25 die Ausgangsimpedanz einer Vielzahl abhängiger Treiber durch eine Schaltung zum Messen und Korrigieren einer Fehlanpassung zwischen einem der Treiber, der als Referenz verwendet und zu diesem Zweck bestimmt ist, und der Impedanz am Eingang einer Referenz-Übertragungsleitung gleich den mit den anderen Treibern verbundenen Leitungen gesteuert wird und die Ausgangsimpedanzjustierung des Referenztreibers von einem Komparator durchgeführt wird, der die Maximalspannung eines Taktsignals, das vom Referenztreiber am Eingang der Referenzleitung geliefert wird, mit einer Referenzspannung gleich der halben Speisespannung der Ausgangsstufe der Treiber vergleicht, und der
30 Komparator in Abhängigkeit vom Vergleichsergebnis einen Strom liefert, der periodisch einen Kondensator lädt oder entlädt,
35

wodurch an den Kondensatorklemmen eine Steuerspannung für die Treiberimpedanz zu erhalten ist, wobei dieses System dadurch gekennzeichnet ist, daß ein erstes Taktsignal an den Eingang des Referenztreibers angelegt ist, der ein periodisches Signal auf der Referenzleitung, die von einem Widerstand mit einem Widerstandswert gleich der charakteristischen Impedanz abgeschlossen ist, erzeugt, und daß das am Eingang der Referenzleitung liegende periodische Signal mit der Referenzspannung in einem SchwellenKomparator in Übereinstimmung mit den Übergängen eines zweiten Taktsignals mit einer Frequenz gleich der des ersten Taktsignals, jedoch in Quadratur, verglichen wird, so daß der Vergleich in der Mitte der Halbperiode stattfindet, in der die Spannung am Eingang der Referenzleitung Maximum ist, und daß das Vergleichsergebnis dazu dient, einen Kondensator zu laden oder zu entladen, dessen Spannung an den Eingang einer Vielzahl von Pufferverstärkern angelegt ist, von denen einer die Ausgangsimpedanz des Referenztreibers steuert und die anderen die Ausgangsimpedanz der abhängigen Treiber steuern.

Diese und andere Charakteristiken der Erfindung werden veranschaulicht durch die folgende Beschreibung einer bevorzugten Ausführungsform der Erfindung, gegeben als nicht-begrenzendes Beispiel, und durch die anhängende Zeichnung, die den elektrischen Schaltplan des automatischen Systems wiedergibt.

Gemäß der Erfindung ist in einer integrierten Schaltung, die eine Vielzahl von Treibern $DS_1 \dots DS_n$ enthält, eine Schaltung hinzugefügt, die der Messung und Korrektur eines Fehl- abgleichs zwischen der Ausgangsimpedanz eines Referenztreibers DM , der für diesen Zweck vorgesehen ist, und der charakteristischen Impedanz oder dem Wellenwiderstand einer Übertragungsleitung L gleich den Leitungen $L_1 \dots L_n$, die mit den anderen Treibern verbunden sind, die durch einen Widerstand R gleich dieser charakteristischen Impedanz angeschlossen ist, dient.

Die Ausgangsimpedanz des Referenztreibers DM wird gemessen durch Messen der Eingangsspannung der Leitung L , die

unter perfekten Anpassungsbedingungen gleich der halben Speis-
 sespannung der Ausgangsstufe des Treibers ist, die aus Tran-
 sistoren MA und MB besteht. Diese Transistoren werden an
 einer Klemme 1 mit einer genau bestimmten und konstanten
 Spannung gespeist, deren Wert gleich 1 V ist, und zwar auf-
 grund der hohen Übertragungsrate, die von solchen Treibern
 gefordert wird, beispielsweise 160 Mbit/s. Als Folge ist
 unter perfekten Anpassungsbedingungen am Eingang der Über-
 tragungsleitung L die maximale Signalamplitude 0,5 V, während
 sich unter Fehlanpassungsbedingungen dieser Wert ändert und
 das System so arbeitet, daß die Ausgangsimpedanz des Refer-
 enztreibers DM sich ändert, bis eine Maximalspannung von 0,5
 Volt wieder erreicht wird.

Der Referenztreiber empfängt an seinen Eingängen 2 und 3
 ein Taktsignal und dessen komplementäres Signal, die von
 einem in der Figur nicht gezeigten geeigneten Generator er-
 zeugt werden. Diese Signale weisen eine Frequenz auf, die
 niedriger ist als die Datenbitrate an Eingängen 21,
 31,...,2n, 3n der anderen gesteuerten Treiber DS1...DSn,
 jedoch weisen sie gleiche Flankensteilheit auf, um das selbe
 Verhalten beim Vorliegen von Übergängen aufrechtzuerhalten.
 Es ist somit möglich, die Stufenantwort der Referenzleitung
 L im Vergleich zu der der anderen Leitungen L1...Ln, die mit
 entsprechenden Empfängern RX1,...,RXn verbunden sind, gleich-
 förmig zu gestalten. Speziell kann die Taktsignalfrequenz
 gleich etwa einem Viertel der übertragenen Signalbitrate
 sein.

Die Schaltung zum Messen und Korrigieren der Impedanz-
 Fehlanpassung besteht aus einem Schwellenkomparator CO, der
 eine an die Klemme 4 einer Pegelwandlungsschaltung LS1 ange-
 legte Referenzspannung von 0,5 V mit der Spannung, die am
 Eingang der Leitung L gemessen wird und in gleicher Weise von
 einer Wandlungsschaltung LS2 im Pegel übersetzt worden ist
 und die er über einen Leiter 5 empfängt, vergleicht. Die
 Wandlungsschaltungen LS1 und LS2 werden für notwendig gehalten,
 um den Gleichtakt-Dynamikbereich-Anforderungen des
 Schwellenkomparators CO zu genügen.

Der Vergleich wird vom Schwellenkomparator CO unter der Steuerung durch ein Taktsignal durchgeführt, das an seinen Eingang 6 angelegt wird. Dieses Signal hat die gleichen Charakteristiken wie das an den Eingang 2 des Treibers DM angelegte Signal, es läuft jedoch diesem um eine Phasenverschiebung von 90° voraus, um so sicherzustellen, daß die Spannungsablesung am Eingang der Übertragungsleitung L stets in Übereinstimmung mit dem hohen Spannungspegel stattfindet.

Das automatische System für die Impedanzanpassung arbeitet folgendermaßen. Zur Zeit, zu der das Taktsignal am Eingang 6 sich am niedrigen Pegel befindet, sind die Signale an beiden mit Leitern 7 und 8 verbundenen Ausgängen am hohen Pegel und somit sind p-MOS-Transistoren MC und MD gesperrt. Als Folge wird keine Ladung an einen Kondensator C1 geliefert, der die Spannung an seinen Klemmen unverändert aufrechterhält.

Wenn das Taktsignal am Eingang 6 einen Übergang vom niedrigen Pegel auf den hohen Pegel durchführt, bewirkt der Schwellenkomparator CO den Vergleich zwischen der Spannung am Eingang der Referenzleitung und der Referenzspannung am Eingang 4.

Ist die Leitungsspannung höher als die Referenzspannung, so wechselt nur das Signal am Leiter 7 auf den niedrigen Pegel, wodurch der Transistor MC leitend wird, was eine bestimmte Menge elektrischer Ladung zum Kondensator C1 bringt und die Spannung an seinen Klemmen erhöht. Ein Pufferverstärker BU, dessen Eingang mit dem Kondensator C1 verbunden ist, liefert eine der Spannungsänderung an C1 entgegengesetzte Speisespannungsänderung an zwei Inverter I1 und I2 über einen Leiter 9. Diese Inverter treiben ihrerseits die Transistoren MA und MB, die am Ausgang des Referenztreibers angeordnet sind, mit einer Spannung, die den Differenzausgangswiderstand des Transistors MA steuert, indem sie seinen Wert erhöht und somit die am Eingang der Referenzleitung L vorhandene Spannung vermindert. Speziell wird unter diesen Bedingungen eine Spannung gleich der am Leiter 9 liegenden Spannung für alle gesteuerten Treiber DS1...DSn durch die gleiche

Zahl von Pufferverstärkern BU1...BUn verfügbar gemacht, deren Eingänge mit dem Kondensator C1 verbunden sind. Hierdurch wird eine Entkoppelung zwischen den verschiedenen Treibern durchgeführt und zugleich der hohe Strom, der während der
 5 Schaltphase aufgrund der höheren Betriebsgeschwindigkeit erforderlich ist, an die Inverter I11, I21, ... geliefert, die die Transistoren MA1, MB1, ... der anderen gesteuerten Treiber treiben.

Ist die Leitungsspannung niedriger als die Referenzspannung, so findet einleuchtenderweise der Schaltungsbetrieb
 10 derart statt, daß ein dem soeben beschriebenen Effekt entgegengesetzter Effekt hinsichtlich des Ausgangswiderstands des Referenztreibers DM erzeugt wird.

Wenn nämlich die Leitungsspannung niedriger ist als die
 15 Referenzspannung, so wechselt nur das Signal am Leiter 8 zum niedrigen Pegel und schaltet den Transistor MD leitend, der eine bestimmte Ladungsmenge vom Kondensator C1 abzieht und die Spannung an seinen Klemmen erniedrigt. Der Pufferverstärker BU liefert eine der Spannungsänderung an C1 entgegen-
 20 gesetzte Änderung der Speisespannung an die beiden Inverter I1 und I2, die die Transistoren MA und MB mit einer Spannung treiben, die den Ausgangs-Differenzwiderstand des Transistors MA steuert, indem sie seinen Wert erniedrigt und dadurch die am Eingang der Referenzleitung L herrschende Spannung erhöht.

Es ist beachtenswert, daß die aus dem Komparator CO aus-
 25 tretende Spannung für die gesamte Periode des Taktsignals am Leiter 6 konstant gehalten wird und daß der Vergleich stattfindet, nachdem beide Ausgänge 7 und 8 zum hohen logischen Pegel gewechselt haben. Auf diese Weise ist die Menge der elektrischen Ladung, die zum Kondensator C1 übertragen wird,
 30 nur der Halbperiode des Taktsignals am Leiter 6 proportional.

Es ist klar, daß das Beschriebene nur als Beispiel angegeben wurde. Variationen und Modifikationen sind möglich.

Patentansprüche

1. Automatisches System zum Justieren der Ausgangsimpedanz
schneller CMOS-Treiber, bei dem die Ausgangsimpedanz
5 einer Vielzahl abhängiger Treiber (DS_1, \dots, DS_n) durch
eine Schaltung zum Messen und Korrigieren einer Fehl-
anpassung zwischen einem der Treiber (DM), der als Refer-
renz verwendet und zu diesem Zweck bestimmt ist, und der
Impedanz am Eingang einer Referenz-Übertragungsleitung
10 (L) gleich den mit den anderen Treibern verbundenen Lei-
tungen (L_1, \dots, L_n) gesteuert wird und die Ausgangs-
impedanzjustierung des Referenztreibers (DM) von einem
Komparator (CO) durchgeführt wird, der die Maximalspan-
nung eines Taktsignals, das vom Referenztreiber (DM) am
15 Eingang der Referenzleitung (L) geliefert wird, mit einer
Referenzspannung gleich der halben Speisespannung der
Ausgangsstufe der Treiber vergleicht, und der Komparator
(CO) in Abhängigkeit vom Vergleichsergebnis einen Strom
liefert, der periodisch einen Kondensator (C1) lädt oder
20 entlädt, wodurch an den Kondensatorklemmen eine Steuer-
spannung für die Treiberimpedanz zu erhalten ist, dadurch
gekennzeichnet, daß ein erstes Taktsignal an den Eingang
(2, 3) des Referenztreibers (DM) angelegt ist, der ein
periodisches Signal auf der Referenzleitung (L), die von
25 einem Widerstand (R) mit einem Widerstandswert gleich der
charakteristischen Impedanz abgeschlossen ist, erzeugt,
und daß das am Eingang der Referenzleitung liegende peri-
odische Signal mit der Referenzspannung im Komparator
(CO) verglichen wird, und zwar in Übereinstimmung mit den
30 Übergängen eines zweiten Taktsignals (auf 6) mit einer
Frequenz gleich der des ersten Taktsignals, jedoch in
Quadratur so, daß der Vergleich in der Mitte der Halb-
periode stattfindet, in der die Spannung am Eingang der
Referenzleitung (L) Maximum ist, und daß das Vergleichs-
35 ergebnis dazu dient, den Kondensator (C1) zu laden oder
zu entladen, dessen Spannung an den Eingang einer Viel-
zahl von Pufferverstärkern angelegt ist, von denen einer

(BU) die Ausgangsimpedanz des Referenztreibers (DM) steuert und die anderen (BU1, ..., BUn) die Ausgangsimpedanz der abhängigen Treiber (DS1, ..., DS_n) steuern.

- 5 2. Automatisches System nach Anspruch 1, dadurch gekennzeichnet, daß die Taktsignale eine Frequenz aufweisen, die niedriger ist als die Bitrate der Daten an den Eingängen der abhängigen Treiber (DS1,...DS_n), jedoch eine gleiche Flankensteilheit haben.

10

3. Automatisches System nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Taktsignale eine Frequenz aufweisen, die etwa ein Viertel der Bitrate der Daten an den Eingängen der abhängigen Treiber (DS1,...DS_n) ist.

15

4. Automatisches System nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die Ausgangsspannung des Komparators (CO) für die gesamte Periode des zweiten Taktsignals konstant ist und der Vergleich stattfindet, nachdem ihre Ausgangssignale (7, 8) zum hohen logischen Pegel wechseln.

20

